

# Zespoły elektroniczne

## Jak czyste muszą być?

Wielu producentów elektroniki staje przed koniecznością oceny czystości wytwarzanych zespołów elektronicznych. Istnieje w tym zakresie wiele standardów, definiujących metody analizy czystości powierzchni za pomocą różnych procesów, jednak w dzisiejszych czasach prawie żaden inżynier procesu nie ma dość czasu, żeby je wystarczająco zgłębić i odnieść do swojej aplikacji. Z tego powodu przybliżamy w niniejszym artykule to zagadnienie.

**W** normach branżowych można znaleźć różne metody badań do oceny czystości zespołów elektronicznych. Jednak większość proponowanych tam badań jest czasochłonna i kosztowna, stąd producenci nierzadko szukają alternatywnych sposobów, które są tańsze, a ponadto pozwalają na ich szybkie wykonanie bezpośrednio w miejscu zakończenia kontrolowanego procesu.

### Gdzie wymagana jest wysoka czystość powierzchni?

W celu zapewnienia bardzo dobrej przyczepności lakieru ochronnego oraz cienkich drutów używanych w procesie „wire bonding” wymagane jest, aby powierzchnia płytki była ekstremalnie czysta. Dodatkowo w przypadku aplikacji, które będą pracowały w trudnych warunkach środowiskowych, podczas częstych i gwałtownych zmian temperatury, konieczne jest usunięcie wszelkich zanieczyszczeń powstających w trakcie procesu lutowania. W przeciwnym razie zanieczyszczenia mogą powodować upływ prądu oraz elektrochemiczną migrację jonów.

### Normy oceny

Wszystkie standardy dotyczące kwalifikacji czystości zespołów wymienione są w dokumentach:

- IPC JST-001 (rozdział 8) „wymagania dotyczące lutowanych zespołów elektronicznych i elektronicznych”, gdzie opi-



Rys. 1. Rozwarstwianie lakieru

sano metody i wymagania dotyczące produkcji elektronicznej,

- IPC-A-610 (sekcja 10.4) „dopuszczalność zespołów elektronicznych”, zawiera tam wizualna dokumentacja precyzuje jakościowe wymagania zespołów elektronicznych i prezentuje najlepsze i najgorsze przypadki,
- IPC TM 650 „przewodnik po metodach testowania” to z kolei zbiór różnych metod testowania urządzeń elektronicznych,
- IPC TP 1113 „pomiar czystości jonowej obwodów drukowanych” opisuje metody i ograniczenia pomiaru czysto-

ści jonowej i wpływ różnych rodzajów topników na jego wynik,

- IEC-68-2 jest znormalizowaną metodą wykonywania testów klimatycznych zespołów elektronicznych,
- The GfKORR Guidelines „Przewodnik po procesie lakierowania ochronnego” jest to uzupełnienie przewodnika IPC-HDBK-830 w zakresie niezawodności powłok ochronnych.

Z uwagi na trudność procesu lakierowania oraz wymogu zachowania bardzo czystej powierzchni istnieje obszerna dokumentacja określająca wymaganą czystość tej operacji. Niemniej uprasz-

czając, można stwierdzić, że dla zapewnienia niezawodnej powłoki ochronnej konieczne jest wzięcie pod uwagę trzech kryteriów:

- czystości jonowej i pozostałości aktywatorów,
- pozostałości żywic i zwilżalności powierzchni,
- utwardzania lakieru i niezawodności.

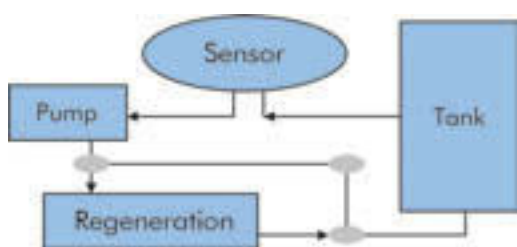
### Czystość jonowa i pozostałości aktywatorów

Higroskopijne pozostałości aktywatorów w topnikach przyciągają wilgoć z otaczającego środowiska. Wilgoć ta może prowadzić do rozwarstwiania powłoki ochronnej z powodu przepuszczenia przez lakier pary wodnej (rys. 1). Ponadto w wyniku występowania aktywatorów na płycie może pojawić się elektrolit, który sprzyja elektromigracji.

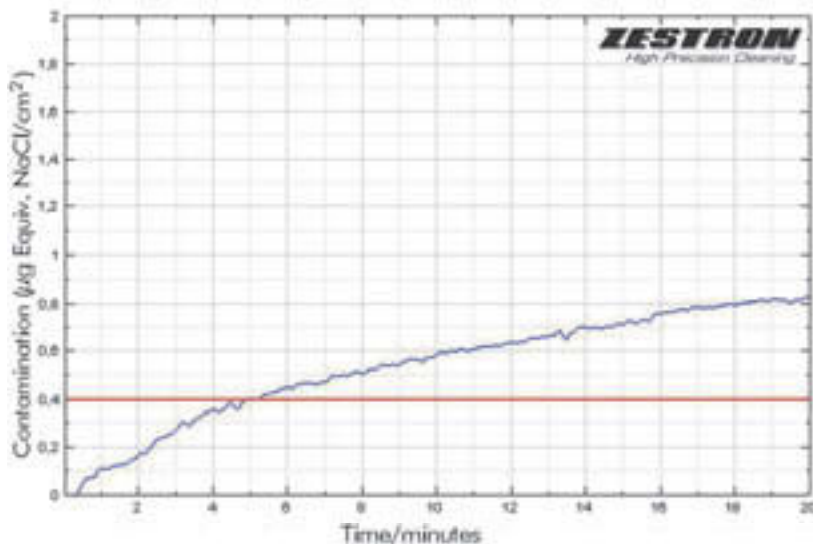
Wstępna ocena czystości powinna rozpocząć się od wizualnej inspekcji pod mikroskopem przy powiększeniu 10–40x. Przykłady, jak powinien wyglądać element, można odnaleźć w normie IPC-A-610 w sekcji 10.4.

Sprawdzenie występowania higroskopijnych pozostałości aktywatorów jest wykonywane poprzez pomiar czystości jonowej znany jako ekwiwalent soli (rys. 2). Jest on na ogół określany według sposobu opisanego w normie IPC-TM-650 „ręczne metody testowania” w rozdziale 2.3.25 i wykonywany przy użyciu roztworu wody i 2-propanolu o stężeniu 75 lub 50%.

Sposób oceny opiera się na normie IPC J-STD-001D. Należy zauważyć, że określony próg 1,56  $\mu\text{g NaCl}$  na  $\text{cm}^2$ , dotyczy topników o klasyfikacji ROL0 i ROL1. Nowoczesne topniki powodują jednak mniej zanieczyszczeń. Na przykład umyte zespoły elektroniczne wykazują czystość jonową na poziomie 0,1 – 0,4  $\mu\text{g}/\text{cm}^2$  oraz 0,4 – 0,7  $\mu\text{g}/\text{cm}^2$  dla systemów topnikowych No-Clean, z powodu hermetyzacji higroskopijnych aktywatorów. Dlatego w celu zapewnienia



Rys. 2. Schemat działania urządzenia do badania czystości jonowej



Rys. 3. Wykres pomiaru czystości jonowej. Wartość na wykresie za wysoka >0,4  $\mu\text{m}/\text{cm}^2$

nia niezawodnej powłoki konieczne jest zapewnienie czystości jonowej poniżej 0,4  $\mu\text{g}/\text{cm}^2$  (rys. 3).

Pomiary czystości nie są też wolne od ograniczeń, ponieważ mówią jedynie o poziomie zanieczyszczeń całej płytki i nie pozwalają na określenie ich lokalizacji. Znajomość miejsc występowania zanieczyszczeń jest niezwykle ważna do oceny ich wpływu na niezawodność

### Pozostałości żywic

W zapewnieniu niezawodnej powłoki ochronnej na zespole elektronicznym przeszkadza też obecność żywic. Jeżeli powłoka ochronna będzie nakładana na żywicę, to w tym miejscu zwilżalność i przyczepność będą niewystarczające. Ponadto z uwagi na różne współczynniki rozszerzalności cieplnej, w trakcie pracy urządzenia na powłoce ochronnej mogą

**Przez lata jedyną możliwością lokalizacji zanieczyszczeń było wykonanie zdjęcia przy użyciu mikroskopu elektronowego. Ta metoda pochłania dużo czasu i nie nadaje się do warunków produkcyjnych. Stąd pojawiły się nowe metody, które selektywnie demonstrowują obecność aktywatorów na PCB poprzez reakcję chemiczną zmieniającą kolor w miejscu występowania aktywatorów**

urządzeń. Przez lata jedyną możliwością lokalizacji zanieczyszczeń było wykonanie zdjęcia przy użyciu mikroskopu elektronowego. Niestety ta metoda pochłania dużo czasu i nie nadaje się do warunków produkcyjnych. Stąd w międzyczasie pojawiły się nowe metody (takie jak Zestron Flux Test), które selektywnie demonstrowują obecność aktywatorów na PCB poprzez reakcję chemiczną zmieniającą kolor w miejscu występowania aktywatorów (rys. 4). Takie rozwiązanie nadaje się do użycia w warunkach produkcyjnych.

pojawić się pęknięcia. Ilość pozostałości żywic jest określona w normie IPC J-STD-001D w sekcji 8.3.6.1. Dla urządzeń klasy 3 wymagany jest poziom poniżej 40  $\mu\text{g}/\text{cm}^2$ , co w przybliżeniu oznacza obecność żywicy na jednym pojedynczym lucie.

W normie IPC-TM-650 w sekcji 2.3.27.1 zaprezentowana jest metoda pomiaru obecności żywic – HPLC (High Performance Liquid Chromatography). Metoda ta jest także bardzo czasochłonna i droga, co jednocześnie uniemożliwia jest stosowanie w normalnych warunkach produkcyjnych. Prostszy i tańszym rozwiązaniem jest wykonanie



**Rys. 4.** Pozostałości aktywatorów, wskazane przez Flux Test (zmiana koloru na niebieski)



**Rys. 5.** Przewodzące pozostałości pomiędzy dwiema nóżkami



**Rys. 6.** Pozostałości niewidzialne (lewa strona), widzialne wskazane za pomocą Resin Test (prawa strona)

testu za pomocą zestawu Zestron Resin Test. Ten szybki test selektywnie prezentuje obecność żywic podobnie jak w przypadku Flux Test poprzez zmianę

koloru w miejscu ich występowania. Analiza powierzchni żywic oraz ilości pozostałości aktywatorów, jak również określenie czystości jonowej zespołu są zatem najważniejszymi metodami do oceny przygotowania naszej powierzchni przed położeniem powłoki ochronnej.

## Utwardzanie powłoki ochronnej i jej niezawodność

Istotną częścią wpływającą na jakość powłoki ochronnej jest ponadto proces utwardzania. Różne czynniki mogą go hamować. W zależności od typu powłoki ochronnej, organiczne pozostałości po procesie lutowania mogą działać jak czynniki hamujące polimeryzację. Ponadto związki siarki oraz amoniak, które czasem są zawarte w topnikach, mogą także działać w podobny sposób. Zanieczyszczenia te są zwykle identyfikowane za pomocą skaningowego mikroskopu elektronowego. Także i w tym wypadku istnieją tańsze i szybsze metody bardziej nadające się do warunków produkcyjnych.

Jednym z nich jest pełny test żywotności powłoki opisany w normie IEC 68-2. Jednakże musi on być wykonany na finalnym produkcie, a ponadto może trwać nawet 6 miesięcy. Szybsza i tańsza metoda, która może być zastosowana na każdym etapie produkcji, znana jest jako CoRe (Coating Reliability). Poprzez całkowite zanurzenie pokrytego powłoką ochronną zespołu elektronicznego w dejonizowanej wodzie mechanizm elektromigracji jonów jest znacząco przyśpieszony. Dlatego wnioski dotyczące niezawodności powłoki mogą być sporządzone w ciągu kilku godzin, a nie miesięcy.

## Wymagania dotyczące ochrony przed upływem prądu

Niezawodnej pracy oczekujemy także od urządzeń, które nie będą pokrywane żadną powłoką ochronną. Dla tych urządzeń głównie brane są pod

uwagę zanieczyszczenia znane ogólnie pod hasłem „upływ prądu”.

Aby zapobiegać upływowi prądu na płytce (rys. 5), w zespole nie mogą występować żadne zanieczyszczenia, które w połączeniu z wilgocią mogą sprzyjać powstawaniu elektrolitów. Z tego powodu zespół musi być wizualnie sprawdzony oraz nie może zawierać higroskopijnych pozostałości aktywatorów. Metoda oceny czystości powinna zostać przeprowadzona dokładnie w taki sam sposób jak dla opisanej kontroli czystości topników i pozostałości aktywatorów.

Istotnym czynnikiem związanym z upływem prądu jest rezystancja powierzchniowa (SIR). Im jest wyższa, tym ryzyko powstania zjawiska upływu prądu mniejsze. Sposób określania rezystancji powierzchniowej jest opisany w normie IPC-TM-650, do tego celu wykorzystywane są specjalne płyty grzebieniowe. Określony w tej normie próg wynosi  $10^8 \Omega$ .

## Parametry dla osiągnięcia niezawodnych powłok ochronnych i stabilnych połączeń

Grupa robocza GfKOOR na podstawie własnych testów oraz współpracy z różnymi firmami przedstawiała w opracowaniu „Ochrona przed korozją zespołów elektronicznych” wykaz parametrów, które gwarantują niezawodną powłokę ochronną (tabela 1). Za ich pomocą można w łatwy i szybki sposób ocenić przygotowanie powierzchni do wykonania niezawodnej powłoki ochronnej.

## Podsumowanie

Zapewnienie wysokich parametrów czystości zmontowanych płytek drukowanych nie zawsze wiąże się przy ocenie z wykorzystaniem kosztownych i czasochłonnych metod. Zaprezentowane alternatywne metody badań, które mogą być wykorzystywane w produkcji bezpośrednio po zakończeniu procesu i pozwalają na wyciągnięcie wiarygodnych wniosków dotyczących czystości powierzchni.

*Jakub Opałka, PB Technik*

Tabela 1. Parametry do oceny czystości powierzchni przed lakierowaniem

Test	Wartość oczekiwana
Czystość jonowa	<0,4 $\mu\text{g}/\text{cm}^2$
Napięcie powierzchniowe	>40 mN/m
Zestron Flux Test	Brak pozostałości
Zestron Resin Test	Brak pozostałości
Polimeryzacja inhibitorów	Brak pozostałości

### Dane kontaktowe

**PB Technik Sp. zo.o.**  
 ul. Zwoleńska 45, 04-751 Warszawa  
 tel. 22 615 83 44, 615 81 90  
 615 81 99, faks 22 615 83 45  
 info@pbtechnik.com.pl